

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-250937

(43)Date of publication of application : 06.09.2002

(51)Int.Cl.

G02F 1/1368

G02F 1/133

G02F 1/1343

G09G 3/20

G09G 3/36

(21)Application number : 2001-051795

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 27.02.2001

(72)Inventor : OKADA TAKASHI  
TANAKA YUKIO  
KIMURA MASANORI  
KUMAKAWA KATSUHIKO

## (54) ACTIVE MATRIX LIQUID CRYSTAL DISPLAY ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a liquid crystal display element which has a low longitudinal cross talk level, that is, holds a high image quality level even when the liquid crystal display element is of high definition type.

SOLUTION: The positional relationship between a pixel electrode and a source line is set so that the value of the distance DL between a pattern edge at the left end of the pixel electrode and a pattern edge at the right end of the source line on the left-hand of the pixel electrode is different from the value of the distance DR between a pattern edge at the right end of the pixel electrode and a pattern edge at the left end of the source line on the right-hand of the pixel electrode.

LEGAL STATUS

Best Available Copy

(10) 日本特許庁 (J-P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-250937

(P2002-250937A)

(43) 公開日 平成14年9月6日(2002.9.6)

(51) Int. Cl.			F I		F I (参考)	
G02F	1/133	52.6	G02F	1/133	52.6	3H09:3
	1/133	55.0		1/133	55.0	3H09:3
	1/133			1/133	55.0	5C00:8
G06G	3/20	611	G06G	3/20	611D	5C00:8

特許請求の範囲 請求項の範囲 1 OL (全14頁) 請求項に続く

(11) 出願番号 特開2001-51765(P2001-51765)

(12) 出願日 平成13年2月27日(2001.2.27)

(71) 出願人 00000621

松下電器産業株式会社

大阪府門真市大字門真1008番地

(72) 発明者 岡田 健史

大阪府門真市大字門真1008番地 松下電器

産業株式会社内

(72) 発明者 田中 孝生

大阪府門真市大字門真1008番地 松下電器

産業株式会社内

(74) 代理人 10007445

弁護士 岩崎 文雄 (外2名)

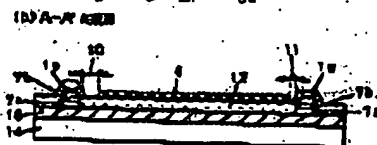
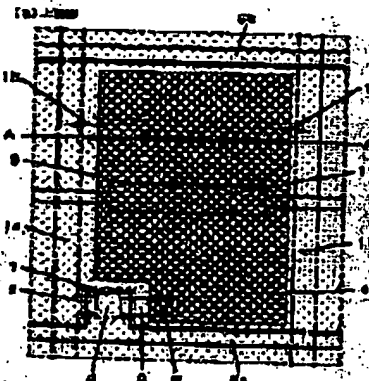
請求項に続く

(54) 【発明の名称】 アクティブマトリクス液晶表示装置

(57) 【要約】

【課題】 高精細の液晶表示装置に対しても、縦クロストークレベルの低い、すばやき応答特性を保持した液晶表示装置を提供する。

【解決手段】 画素電極の左側のパターンエッジと画素電極の左側のソースラインの右側のパターンエッジとの距離D1と、画素電極の右側のパターンエッジと画素電極の右側のソースラインの左側のパターンエッジとの距離D2とが異なる値となるように、画素電極とソースラインとの位置関係を決定する。



## 【特許請求の範囲】

【請求項1】 画像信号を伝達する複数のソースラインと、前記ソースラインと交差する方向に設けられ、走査信号を伝達する複数のゲートラインと、ソースラインとゲートラインとの各交差点に対応して設けられた画素電極と、各画素電極に接続され、同時に、ソースライン、及びゲートラインにそれぞれゲート電極、及びソース電極を介して接続された画素トランジスタと、画素電極に對向して設けられた対向電極と、画素と、前記画素に印加される電圧を保持するための蓄電容量を具備するアクティブマトリクス液晶表示素子において、前記画素電極と前記対向電極の左側の前記ソースラインとの間に形成される電圧を $C_{od}(L)$ 、同じく前記画素電極と前記対向電極の右側の前記ソースラインとの間に形成される電圧を $C_{od}(R)$ とすると、 $C_{od}(L)$ と $C_{od}(R)$ とが異なる値となるように画素を構成することを特徴とするアクティブマトリクス液晶表示素子。

【請求項2】 前記画素電極の左側のパターンエッジと前記対向電極の左側の前記ソースラインの右側のパターンエッジとの距離を $DL$ 、同じく前記画素電極の右側のパターンエッジと前記対向電極の右側の前記ソースラインの左側のパターンエッジとの距離を $DR$ とすると、 $DL$ と $DR$ とが異なる値となるように位置関係に配置することを特徴とする請求項1に記載のアクティブマトリクス液晶表示素子。

【請求項3】 前記画素を駆動する方式として、ライン駆動方式を用いることを特徴とする請求項1に記載のアクティブマトリクス液晶表示素子。

【請求項4】 前記画素を駆動する方式として、ドット駆動方式を用いることを特徴とする請求項1に記載のアクティブマトリクス液晶表示素子。

【請求項5】 前記画素を駆動する方式として、垂直整合駆動方式を用いることを特徴とする請求項3、又は4に記載のアクティブマトリクス液晶表示素子。

【請求項6】 前記画素電極と、前記左側のソースラインと、前記右側のソースラインとの位置関係を、 $RGB$ の各画素に対して、前記 $RGB$ のうち少なくとも1つは、異なる位置関係に配置することを特徴とする請求項1に記載のアクティブマトリクス液晶表示素子。

【請求項7】 前記 $RGB$ の各画素において、それぞれ $R$ 、 $G$ 、 $B$ に對する前記 $DL$ 、前記 $DR$ を、それぞれ $DL(R)$ 、 $DR(R)$ 、 $DL(G)$ 、 $DR(G)$ 、 $DL(B)$ 、 $DR(B)$ とすると、少なくとも $DL(B) > DR(B)$ を満たすことを特徴とする請求項6に記載のアクティブマトリクス液晶表示素子。

【請求項8】 前記 $DL(G)$ 、前記 $DR(G)$ に對し、 $DL(G) = DR(G)$ を満たし、かつ前記 $DL(R)$ 、前記 $DR(R)$ 、前記 $DL(B)$ 、前記 $DR(B)$ に對し、 $DL(R) = DR(R)$ 、 $DL(B) = DR(B)$ のうちのどちらか一方、又は両方を満たすことを特徴とする請求項6

に記載のアクティブマトリクス液晶表示素子。

【請求項9】 前記 $DL$ 、前記 $DR$ に對し、前記 $RGB$ のうち少なくとも1つは $DL = DR$ を満たし、そのときの $DL$ と $DR$ を、 $DL = DR = DC$ とおき、かつ前記 $RGB$ のうち少なくとも1つは $DL = DR$ を満たし、 $DL > DR$ のときは $DR = DM$ とおき、 $DL < DR$ のときは $DL = DM$ とおくとき、 $DC = DM$ を満たすことを特徴とする請求項1に記載のアクティブマトリクス液晶表示素子。

【請求項10】 前記 $DM$ の値が、 $DM = 1/2 \times (DL + DR)$ の値を満たすことを特徴とする請求項9に記載のアクティブマトリクス液晶表示素子。

【請求項11】 画像表示部を前記ゲートラインの長手方向に對して複数の領域に分割し、各領域内の画素ごとに前記 $DL$ 、又は前記 $DR$ 、又はその両方を異なる値に設定して形成することを特徴とする請求項1に記載のアクティブマトリクス液晶表示素子。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、各画素に對するトランジスタを有した、いわゆるアクティブマトリクス液晶表示素子に関するものである。

【0002】

【従来の技術】 近年、液晶表示素子の大型化、高精細化、高画質化が急激に進んでおり、これらの要求を満たすための取り組みが盛んに行われている。特に、画質の課題としては、縦クロストークの低減が重要であり、近年の液晶表示素子の高精細化によってますます深刻な問題になりつつある。

【0003】 液晶表示素子の高精細化が進むと、アクティブマトリクス表示を行う画素部において、より開口率が重視され、透明画素電極パターンの面積をできる限り大きくする必要がある。一般には透明画素電極パターンエッジと、その両隣のソースラインのパターンエッジとの距離は、マスク合わせ精度に相当する距離まで接近させる。しかし、このように接近させると、透明画素電極とソースラインとの間に形成される電圧が増大し、その結果縦クロストークが増大し、画質低下を引き起こす。縦クロストークは表示画面において、中間調レベルにおける背景に現れ、黒レベル、又は白レベルのウィンドウパターンを表示させた際にウィンドウパターンの上部、又は下部の、中間調の背景パターンが、それ以外の領域の中間調の背景パターンよりも、黒、又は白側に変位する減少であり、背景がベタ表示である場合は、主に画素トランジスタのオフリークによる、画素電位の低下が原因となって起こる。一方、背景が、特定の表示パターンを有する場合、画素電位が、その両隣に存在するソースラインの信号レベルの変化の影響を受け、縦クロストークが発生することがある。その際の信号レベル変化の原因は、画素電極とソースラインとの間に形成される

存在にある。ただしこの場合は、背景に表示パターンを有する場合のように、画素電極の両側のソースラインの信号パターンが異なる場合などに現れ、ベタ表示の場合には原理的には、このような原因では駆クロストークは発生しない。しかしながら、実際の表示において、例えばシアンドット市松パターン等の背景表示パターンが使用されることが多く、近年、大きな課題となっている。

【0004】これに対する対策としては、ソースラインと透明画素電極との間の容量値そのものを小さくする方法がある。具体的な方法としては、パッシベーション用絶縁膜の膜厚を厚くする方法や、たとえば特開平09-090404号公報に開示されているように、パッシベーション用絶縁膜の膜厚を変化させることにより誘電率を高くする方法等がある。

【0005】

【発明が解決しようとする課題】しかしながら、ソースラインと透明画素電極は、通常パッシベーション用絶縁膜を介して縦方向に配列されているため、このような方法で容量値を原理的に変化する事ができず、実際には絶縁膜の信頼性や、パターン形状、加工の問題による制約が多く、現実的な方法ではない。

【0006】また、透明画素電極パターンエッジと、その両端にあるソースラインのパターンエッジとの距離 $DL(DR)$ を可能な限り大きくすることにより、ソースライン-透明画素電極容量を小さくすることも考えられる。しかしながら、 $DL(DR)$ を大きくすると、必然的に透明画素電極パターンの幅が小さくなるので、開口率が減少するという欠点が生じる。

【0007】本発明は、以上のような課題を解決するためになされたものであり、開口率を低減させることなく、駆クロストークを画質上問題とならない水準にまで低減させるために、画素内における、透明画素電極と、その両端のソースラインの配置方法について創意工夫を施したものである。

【0008】

【課題を解決するための手段】本発明は、駆クロストークを、画質上問題とならない水準にまで低減させるために、画素内における、透明画素電極と、その両端のソースラインの配置方法に工夫を施したものである。

【0009】すなわち、本発明の液晶表示素子は、画素信号を伝達する複数のソースラインと、ソースラインと交差する方向に設けられ、走査信号を伝達する複数のゲートラインと、ソースラインとゲートラインとの各交差部に対応して設けられた画素電極と、各画素電極に接続されるとともに、ソースライン、及びゲートラインにそれぞれゲート電極、及びソース電極を介して接続された画素トランジスタと、画素電極に對向して設けられた対向電極と、液晶と、液晶に印加される電圧を保持するための画素容量を具備するアクティブマトリクス表示素子において、画素電極とその左側の前記ソースラインとの

間に形成される容量を $Csd(L)$ 、同じく画素電極とその右側の前記ソースラインとの間に形成される容量を $Csd(R)$ とすると、 $Csd(L)$ と $Csd(R)$ とが異なる値となるように画素を構成することも特徴とする。これにより、何ら駆動回路を追加することなく駆クロストークを低減することができる。

【0010】より具体的には、画素電極の左側のパターンエッジと画素電極の左側の前記ソースラインの右端のパターンエッジとの距離を $DL$ とし、同じく画素電極の右端のパターンエッジと画素電極の右側のソースラインの左端のパターンエッジとの距離を $DR$ とすると、 $DL$ と $DR$ とが異なる値となるような位置関係に配置する。このようにすることにより、2H1V反転駆動を用いなくても、特定の背景パターンに対して駆クロストークを低減することができる。従って、これに併せて容量結合駆動を用いると、駆クロストークと、それ以外の画素回路の改善の両立が可能となり、より利点が大きくなる。さらにこの際に、ライン反転駆動を用いるが、ドット反転駆動を用いるかの2通りがあり、駆クロストークの許容範囲の程度によって、この選択を行えばよい。すなわち、ライン反転駆動に対して、本発明の構成によって、駆クロストークが許容範囲内に抑制できればライン反転駆動を用い、そうでなければドット反転駆動を用いなければならない。

【0011】 $DL$ と $DR$ の関係はRGBの各画素に対して独立に設定することが可能であり、RGBのうち少なくとも1つは異なる位置関係に配置することにより、特定の背景パターンに対して、特に駆クロストークを低減することが可能となる。例えば、背景としてシアンドットパターンを設定した場合、RGBの各画素の左端、及び右端のソースラインの信号波形は、Rは、左端が(+黒、-黒)、右端が(+中、-黒)、Gは、左端、右端共に(+中、-黒)、Bは、左端が(+中、-黒)、右端が(+黒、-黒)となる。ただし中は中間値の時であり、+、-はそれぞれ正極性を込み、負極性を込みを示すものとする。

【0012】従って、RとBに関しては少なくとも、ライン反転駆動、ドット反転駆動の違いによらず、左端と右端とで信号の変動量に差があるために、画素電極とソースラインの間の容量を介して画素電位が変動する。ただしRはもともと黒色を込みであるためにほとんど電位の差を受けないのに対し、Bは中間値を込みの画素と黒色を込みの画素とが、交互に配置されているので、中間値を込みの画素に注目すると、電位の変化が顕著されることになる。

【0013】ここで、R、G、Bにそれぞれ $DL$ 、 $DR$ を、それぞれ $DL(R)$ 、 $DR(R)$ 、 $DL(G)$ 、 $DR(G)$ 、 $DL(B)$ 、 $DR(B)$ とすると、 $DL(B) > DR(B)$ を満たすようにBの画素電極を配置すれば、左側のソースラインと画素電極との間の容量を小さくすることができ、その結果、画素Bに対する電位変動量を低減す

ることができる。

【0014】次に図素Gについて考慮すると、ライン反折運動の場合は、左隣と右隣のソースラインに供給される信号波形は互いに同相であるため、 $DL(G) \neq DR(G)$ としても、 $DL(G) + DR(G) = \text{一定}$ であれば、画素電位変動量に変化はない。

【0015】一方ドット反折運動の場合は、左隣と右隣のソースラインに供給される信号波形は互いに逆相であるため、 $DL(G) = DR(G)$ の場合のみ画素電位変動量が、完全に相殺されて0となるのに対し、 $DL(G) \neq DR(G)$ の場合には、画素電位変動量が、完全に相殺されないために、0とはならない。従って、 $DL(G) = DR(G)$ を満たすようにGの画素電極を配置すれば、少なくともドット反折運動に対しては画素電位変動量を原理的には0にできるので、最良の方法といえる。

【0016】次に、DL、DRの決め方について考える。DL=DRとなる画素電極配置の場合、DL、DRはそれぞれ、ソースライン、透明画素電極に対応するマスクの合わせマージンの限界値に設定する。従って透明画素電極の幅、すなわち開口率を定えずに、 $DL \neq DR$ とすると、 $DL > DR$ のときは $DR = DM$ とおき、 $DL < DR$ のときは $DL = DM$ とおくとき、必然的にDMは、マスクの合わせマージンの限界値よりも小さくなる。

【0017】この結果、ソースラインと画素電極とが、絶縁膜を介してオーバーラップすることがあり得るので、ショートによる不良の原因となる可能性が増大する。従って、 $DL = DR$ なる画素電極において、 $DL = DR = DO$ とおくと、 $DO = DM$ を満たすようにDMを設定することが望ましい。ただしこのとき、 $DL \neq DR$ なる画素の開口率は、 $DL = DR$ なる画素の開口率よりも若干小さくなるという欠点が生じる。

【0018】このようにすると、DMはソースライン、透明画素電極に対応するマスクの合わせマージンの限界値に設定することになる。合わせマージンは通常1.0〜2.0μm程度であるので、より具体的には、DMの値が、DM≒1.0μmの範囲を満たすように設定することが望ましい。

【0019】以上のように、縦クロストークを画面上問題とならない水準にまで低減させるために、画素電極の左隣のパターンエッジと画素電極の左隣の非記ソースラインの右隣のパターンエッジとの距離DLと、同じく画素電極の右隣のパターンエッジと画素電極の右隣のソースラインの左隣のパターンエッジとの距離DRとが異なる値となるような位置関係に配置することにより、高倍率の液晶表示素子に対しても、縦クロストークレベルの低い、すなわち高画質品位を保持した液晶表示素子を実現することができる。

【0020】

【発明の実施の形態】（実施の形態1）まず、従来の画

素構造について述べる。図1は従来の1画素内における各パターンの配置構成を説明するための説明図である。図1(a)はその上面図であり、図1(b)は、図1(a)におけるA-A' 図の矢視断面図である。

【0021】図1(a)において、当該ソースライン-透明画素電極距離10(以下DLと記述する)と、当該ソースライン-透明画素電極距離11(以下DRと記述する)は等しくなるように、当該ソースライン10、当該ソースライン11、及び透明画素電極4がそれぞれ配置されている。

【0022】ここで、当該ソースライン10は、当該における透明画素電極4に信号を供給しており、一方、当該ソースライン11は、右隣りの画素における透明画素電極(図示せず)に信号を供給している。DLとDRは、当該ソースライン1をパターンニングするマスクと、透明画素電極4をパターンニングするためのマスクとの合わせマージンの限界値に設定する。従って、 $DL(DR) < 0$ とはならず、 $DL(DR) > 0$ なる条件が満たされるようにしている。ここで $DL(DR) < 0$ とは、ソースライン1と透明画素電極4とが、パッシベーション用絶縁膜12を介して互いにオーバーラップしている状態を意味しており、逆に $DL(DR) > 0$ とは、ソースライン1と透明画素電極4とが、特定の距離を持って互いに隔てられている状態を意味している。

【0023】図2はソースライン1-透明画素電極4間画素(以下Cs dと記述する)とDL(DR)との相関を示す特性曲線を示したものである。ソースライン1と透明画素電極4とは、図1(b)に示すとおり、パッシベーション用絶縁膜12を介して断面方向にも隔てられており、従ってソースライン1と透明画素電極4の間隔は互いに斜め方向の位置関係にあるが、電界は断面方向のみならず斜め方向にも一部広がるために、 $DL(DR) > 0$ の場合にもCs dは0ではない値を有する。

【0024】図2からわかるとおり、 $DL(DR) > 0$ の領域では、 $DL(DR)$ がある一定以上大きければ、Cs dはほぼ無視できるほど小さいが、 $DL(DR)$ がある一定以上小さくなると、Cs dは急激に大きくなり、 $DL(DR) < 0$ の領域では、 $DL(DR)$ に対して一定の割合でCs dは増加してゆく。ここで改めて図1(a)の構成を考えると、 $DL(DR)$ はマスク合わせマージンの限界値程度とすると、具体的には約1μm〜2μm程度であり、Cs dは無視できないレベルの大きさを有し、しかもDL(DR)の変化に対してCs dは急激に増減すると考えられる。又、Cs dを、当該ソースライン1-透明画素電極4間画素(以下Cs d1と記述する)と、当該ソースライン1-透明画素電極4間画素(以下Cs d2と記述する)とに分けて考えると、 $Cs d1 = Cs d2$ となっている。ここで、このときのCs d1、Cs d2を、 $Cs d1 = Cs d2 = Cs dc$ とおくこととする。

【0025】以上が従来の技術に関する説明であり、以下に本発明における実施の形態1について述べる。

【0026】実施の形態1を説明するための説明図を図3に示す。図3においてDLとDRは、 $DL > DR$ となっている。図1において $DL = DR = DC$ とおく図3においては、開口率を変化させない、つまり透明電極4を図1の位置から右方向へずらす形となるので $DL > DC$ 、 $DR < DC$ となる。

【0027】 $DO = DK$ とすると、図2の特性から考えて、 $Cs d1 < Cs do$ 、 $Cs d2 > Cs do$ となり、しかも図3におけるOK付近の電圧の急激な変化を考慮すると、 $Cs d1$ は $Cs do$ に比べて大きく減少し、 $Cs d2$ は $Cs do$ に比べて大きく増加することがわかる。このように $Cs d1$ と $Cs d2$ の値をDL、DRを変化させて意図的に異ならせることにより、開口率を低下させることなく特定のソースラインに対する $Cs d$ の値を低減させることができ、その結果、特定の背景パターンを指定した場合の低クロストークを低減することができる。

【0028】(実施の形態2) 本発明における実施の形態2について述べる。実施の形態2を説明するための説明図を図4に示す。図4において $Cs d1$ と $Cs d2$ の値をDL、DRを変化させて意図的に異ならせるという点においては実施の形態1と同様であるが、画素の駆動方法として容量結合駆動を用いることが本実施の形態における特徴である。

【0029】図4においては前駆ゲートライン5bと透明電極4との間に密接容量を形成し、ゲートラインに駆動電圧パルスを印加することによって容量結合駆動を行う組合せを指定した画素構造となっているが、駆動電圧パルスを供給する駆動回路を独立に設け、これを密接容量形成用独立電極9に供給する。いわゆる独立容量結合駆動を用いてもよく、この場合は図1と同様に、密接容量形成用独立電極9と透明電極4との間に密接容量を形成する画素構造のままでよい。

【0030】容量結合駆動の利点は、対向電圧を一定のまま、ソース信号パルスの幅を、通常の対向一定の駆動の場合よりも小さくできる点にあり、液晶の応答速度の高速化、及び低消費電力化が可能となる。一方、ドット反転駆動や2H1V反転駆動を用いる際に、横断や、縦断り周波等の画質悪化が生じるという欠点があり、このためにライン反転駆動を用いざるを得なかったが、ライン反転駆動を用いると、特定の背景パターンにおいて低クロストークが発生しやすくなり問題となる。従って、本実施の形態のように低クロストークを低減させる構成とすることで、低クロストークと、それ以外の画質課題を両立することが可能となり、本発明による効果が增大する。

【0031】(実施の形態3) 本発明における実施の形態3について述べる。実施の形態3を説明するための説

明図を図5に示す。図5はRGBの3画素分の画素構造を示しているが、ここでDL、DRをRGBの3種類について区別している。それぞれR、G、Bに対応するDL、DRを、それぞれ $DL(R)$ 、 $DL(G)$ 、 $DL(B)$ 、 $DR(R)$ 、 $DR(G)$ 、 $DR(B)$ と記述することにする。実施の形態1、2において、 $DL = DR$ なる条件を満たすような画素構造について述べたが、これを全ての画素について行う必要は必ずしもなく、RGBごとに独立して構成することが可能となる。

【0032】RGBをそれぞれどのように構成するかについては、どのような背景パターンを想定するかを考慮したうえで決定する必要がある。本実施の形態では、背景パターンとしてシアンドット市松パターンを想定している。シアシ系の表示は、ノート型、或いはモニタ用P-Cにおいて縦横に用いられ、ドット市松パターンと組み合わせる必要があり、また、縦横に画素特性を改善する必要がある。図6は、表示画面内門の中央部に黒ウィンドウパターンが表示されている場合の表示領域を示した説明図である。

【0033】図6において、画素表示面の中央のウィンドウ表示部18には黒レベルの信号が書き込まれている。ウィンドウ表示部18の周辺には背景パターン表示部20がある。ここで背景パターン表示部20を、ウィンドウ表示部の境界を境目として、カラム方向、又はライン方向に平行にそれぞれ2種類の領域に区別する。すなわちカラム方向についてはウィンドウ表示部19の存在するウィンドウカラム部21と、それ以外の背景カラム部22に分かれ、同じくライン方向についてもウィンドウ表示部19の存在するウィンドウライン部24と、それ以外の背景ライン部23に分かれる。

【0034】このときウィンドウカラム部21のうち背景ライン部23にも相当する領域は、背景カラム部22と同じ背景パターン表示部20の一部であるにもかかわらず、背景カラム部22に対し若干程度の異なり、クロストーク表示部25として表示されている。このような画素不良の現象を低クロストークという。次にこの現象を詳細に説明するために、ウィンドウカラム部21と背景カラム部22に対しそれぞれ画素RGB用ソースライン26a～26fに印加されるソース信号パルス波形を分析する。図7は、背景パターンとしてシアンドット市松パターンを表示させた場合の、RGB各画素に供給されるソース信号パルス波形を示した説明図である。

【0035】図7において、それぞれのソースラインに対し、背景ライン部23に対するパルス波形27a～27fを図7(a)に、ウィンドウライン部24に対するパルス波形28a～28fを図7(b)に示している。ウィンドウ表示部19における波形のみ、RGB全て黒信号である。すなわち黒レベルソース電圧(正極側)29(以下+V(BL))と記述すると、黒レベルソース電圧(負極側)30(以下-V(BL))と記述する)とが交互に書き込まれるパルス波形2

80~280となっている。ここで、電圧値AとBとが周期的に繰り返されるパルス波形を(A、B)と表現することになると、パルス波形280~290は、(+V(BL)、-V(BL))と記述できる。

【0036】それ以外の詳細については背景表示部20内であるのでシアンドット市松パターン表示となる。シアンドット市松パターンは、RGBのうちRは黒表示で、GとBは中間表示となる。ただしドット市松パターンであることから、1ラインごとに中間表示と黒表示とが交互に書き込まれることになる。従って図7において画素Rに対応するパルス波形270、270、280は、パルス波形280~290と同様に(+V(BL)、-V(BL))と記述され、画素G、Bに対応するパルス波形270、270、270、280、280、280、280は、中間表示レベルソース電圧(正値)31を+V(GL)とすると、(+V(GL)、-V(BL))と記述される。

【0037】次に画素RGBにそれぞれ書き込まれた画素電位が、1フィールド期間内に時域的にどのような変動を受けるかを図8に示す説明図である。図8において、ソースライン18、透明画素電極33、透明画素電極-ソースライン18cは画素RGBに対応して区別している。

【0038】図8からわかるように、各画素電位は保持された後もソースライン18に印加されるパルス波形の変化に応じて周期的に変化する。画素電位の変動量はソース電位の変動幅とソースライン-透明画素電極間電圧(以下Cs dと記述する)との積に比例する。従って書き込まれるGとBであるが、まず画素Bに注目する。図7はライン反転駆動を想定しているためRGBに印加されるパルス波形は全て同相であるが、ドット反転の場合はRGBは、隣同士で互いに逆相の関係にある(図9参照)。

【0039】画素Bに対しては、クロストーク表示部22と背景カラム部22との1フィールド間の平均電位の差は、ライン反転駆動とドット反転駆動とではほぼ同レベルでしか、|V(BL)-V(GL)|と、透明画素電極-ソースライン間電圧340(以下Cs d 1(B)と記述する)との積に比例する。これは図8におけるソースライン180と透明画素電極-ソースライン間電圧340とのみに起因し、ソースライン180と透明画素電極-ソースライン間電圧350(以下Cs d 2(B)と記述する)とは起因しないことを意味する。

【0040】なぜなら、ソースライン180は全表示画面内において(+V(BL)、-V(BL))であり、同相、逆相に関わらず差は変わらないからである。一方ソースライン180は、図8におけるソースライン260の信号電極(V(BL)+V(GL))とソースライン261の信号電極(V(BL)+V(BL))の差|V(BL)-V(GL)|を有する。

【0041】以上より画素Bに関しては、ライン反転駆動とドット反転駆動とに関係なく、Cs d 1(B) < Cs d 2(B)、すなわち図8においてDL(B) > DR(B)となるように画素B用透明画素電極330を配置すれば、Cs d 1(B)を小さくすることができ、画素Bに起因する縦クロストークを抑制することができる。

【0042】一方画素Gについては、図8においてソースライン180と180とは、ドット反転駆動の場合は同じ信号パターンで互いに逆相であることから隣同士でキャンセルするため、クロストーク表示部22と背景カラム部22との1フィールド間の平均電位の差は、|V(BL)-V(GL)|と、透明画素電極-ソースライン間電圧340(以下Cs d 1(G)と記述する)と透明画素電極-ソースライン間電圧350(以下Cs d 2(G)と記述する)との差|Cs d 1(G)-Cs d 2(G)|との積に比例するのに対し、ライン反転駆動の場合は同相で、ソースライン180とソースライン180の両方が平均電位の差に起因するため、|V(BL)-V(GL)|と(Cs d 1(G)+Cs d 2(G))との積に比例する。

【0043】以上より画素Bに関しては、ライン反転駆動とドット反転駆動とに関係なく、図8においてCs d 1(B) = Cs d 2(B)、すなわち図8においてDL(B) = DR(B)となるように画素G用透明画素電極330を配置すれば、画素Bに起因する縦クロストークを最小にすることができる。その理由はドット反転駆動についてはもともとCs d 1(G) = Cs d 2(G)であれば完全にキャンセルできるのであるから、故にCs d 1(G) ≠ Cs d 2(G)とすると、その差分だけむしろ電位変動が起る原因となることから自明である。一方ライン反転駆動については図2のCs d - DL(DR)特性を考慮する必要がある。

【0044】Cs d 1(G) = Cs d 2(G)の場合のDL、DRがDL = DR = DKであるとすると、Cs d 1(G) ≠ Cs d 2(G)の場合は、DLとDRのうちのどちらかがDKより大きくなり、もう一方はDKより小さくなることは自明である。ここで図2の特性を考慮すると、DL(DR)がDKより小さい場合はCs dは急激に増加するのに対し、DL(DR)がDKより大きい場合はCs dは緩やかに減少している。すなわちDL = DR = DKからどちらの方向にずれてもトータルでは増加分が大きい。従って(Cs d 1(G) + Cs d 2(G))はDL = DR、すなわちCs d 1(G) = Cs d 2(G)の場合にはほぼ最小化されていると考えることができる。

【0045】以上の考察を総合した結果、図9に示すように、DL(R) = DR(R)、DL(G) = DR(G)、DL(B) > DR(B)を満たすように画素RGBをそれぞれ構成することによって、背景パターンとしてシアンドット市松パターンが表示された場合でも、縦クロストークレベルの低い良好な画素特性を得ることが可能となる。

【0046】(実施の形態4) 本発明における実施の形



図4について述べる。実施の形態4を説明するための説明図を図9に示す。図9は、図5と同様にRQ8の3画素分の画素構成を示しており、画素G、画素Bにおいては図5と同様に $DL(G) = DR(G)$ 、 $DL(B) > DR(B)$ となるよう構成しているが、画素Rについては、図5では $DL(R) = DR(R)$ であるのに対し、図9では $DL(R) > DR(R)$ としている。

【0047】背景パターンとしてシアンドット布状パターンのみを形成する場合は、画素Rは黒レベルしか書き込まれないので、電位変化は物理実化にはほとんど影響しないため、図5では特に画素Rに書き込まなかったが、画素Rに中間レベルを含むドットパターンが印刷される場合を想定した場合、結果的には少なくとも画素Gにも中間レベルを含むドットパターンが印刷される場合には最も微クロストークを抑制できる構成となっている。

【0048】それに対し、本実施の形態では、画素Rに中間レベルを含むドットパターンが印刷される場合において、少なくとも画素Gには黒レベルしか書き込まれないような背景表示パターンに対して微クロストークを抑制することが可能な構成となっている。

【0049】尚、図9において、画素Gに対しては図5と同様に $DL(G) = DR(G)$ としているが、この場合は実施の形態3とは逆に、画素Gは黒レベルしか書き込まれないために、特に $DL(G) = DR(G)$ である必要はなく、 $DL(G) > DR(G)$ でも問題とはならない。

【0050】（実施の形態5）本発明における実施の形態5について述べる。実施の形態5を説明するための説明図を図10に示す。図10は、実施の形態3における図5と同様に $DL(R) = DR(R)$ 、 $DL(G) = DR(G)$ 、 $DL(B) > DR(B)$ を満たす構成となっているが、唯一異なるのは $DR(B)$ の長さのとり方である。

【0051】ここで $DL(R) = DR(R) = DL(G) = DR(G) = 0$ とおくと、実施の形態3では $DL(B) > DR(B)$ 、 $DL(B) = 2 \times DR(B)$ となっており、 $DL(B) + DR(B) = 2 \times DR(B)$ を保持することはすなわち透明画素電極4の幅と画素RQ8において一定に保つことを意味しているが、これは開口率を低下させることなく微クロストークを抑制するためである。

【0052】しかしながら、一般にOCの長さは、マスク合わせマージン限界値18(以下DKと記述する)に設定する場合が多く、上記構成では $OC = DK$ より、 $DR(B) < DK$ 、すなわち $DR(B)$ がマスク合わせマージンの限界値以下に設定されてしまう。

【0053】この結果 $DR(B) \approx 0$ 、すなわち透明画素電極4のパターンと、画素R用ソースライン18aのパターンとがパッシベーション絶縁膜12を介して一重オーバーラップする可能性が生じる。このようになると、画素R用ソースライン18aに対する容量負荷が必要以上に大きくなり、透明画素電極4と画素R用ソースライン

18aとのショートによる不良が発生する可能性が高くなり、問題となる。

【0054】そこで本実施の形態では、 $DR(B) = DC$ とする構成とする。ここで $DC = DK$ とすると $DR(B) = DK$ となり、すなわち少なくともマスク合わせマージンの限界値は保たれているので、前述のような問題を解決できる。ただしこの場合は $DL(B) + DR(B) < 2 \times DC$ となり、画素R、画素Bよりも開口率が若干小さくなるという欠点があるが必要最小限にはとどめることができる。

【0055】（実施の形態6）本発明における実施の形態6について述べる。実施の形態6を説明するための説明図を図11に示す。図11は、画素表示部の水平方向にある一定距離隔てられた2つの画素の構成を比較したものであり、ここでは特に画素Bのみについて比較している。

【0056】また、画素Bの構成としては、基本的には実施の形態3に示したように、 $DL(B) > DR(B)$ なる関係を満たすような構成をとるものとする。

【0057】図11(e)、(f)において、(e)に示す画素Xは(b)に示す画素Yよりも相対的にゲートライン5の、より8電極側に存在するものとしている。大型高精細液晶表示素子においては、ゲートパルス波形が碎電流に近づくにつれてなまってくることに伴い、ゲートパルスがオフする際に起こる突き抜け現象と呼ばれる現象と同時に高充電と呼ばれる現象が起るため、ゲートライン5に平行な方向にDCオフセット電圧が発生し、これによりフリックが発生することが近年問題になってきており、これを解決するために、容量傾斜修正と呼ばれる手法が用いられている。

【0058】これは、具体的には画素表示部を前記ゲートラインの長さ方向に対して複数の領域に分割し、各領域ごとに前記傾斜修正電圧(以下 $C_{cl}$ と記述)と、前記ゲート電極-前記画素電極容量(以下 $C_{gd}$ と記述)との比を異なった値に設定して形成することで突き抜け電圧を碎電流へ行くに従って大きくしていき、高充電の影響を補償する方法である。

【0059】一般に突き抜け電圧(以下 $V_{ts}$ と記述)は、液晶容量を $C_{lo}$ 、ゲートパルスのオン電圧を $V_{gh}$ 、同じくオフ電圧を $V_{gl}$ とすると、 $V_{ts} = (C_{gd}/C_{lo}) \times (V_{gh} - V_{gl})$ と記述できる。ここで、 $C_{lo} = C_{lo} + C_{sl} + C_{gd}$ としている。この式より、 $V_{ts}$ を変化させる方法としては $C_{sl}$ を変化させる方法と、 $C_{gd}$ を変化させる方法とがあることがわかり、実際に用いられている。ここで $C_{lo}$ は透明画素電極4に接続している全ての容量の和でなければならず、従って厳密には $C_{sl}$ も加えて、 $C_{lo} = C_{lo} + C_{sl} + C_{gd} + C_{sd}$ と表せる。

【0060】一般的には $C_{sd}$ は非常に小さい値となるため通常は $C_{sd}$ を無視している。しかしながら、DL



(B)>DR(B)のようにDR(B)を通常よりも小さくすると、 $C_{cd} \geq (B)$ はなおに大きな値となり、無視できなくなる。このとき、 $C_{cd}$ を定数化させることによって、歪み補正を行うことが可能となる。

【0061】図11(a)において画素Xにおける当座ソースライン-透明画素電極距離36a(以下DL(X)と記述する)と画素Xにおける次座ソースライン-透明画素電極距離37a(以下DR(X)と記述する)との間には、 $DL(X) > DR(X)$ なる関係が満たされており、同じく図11(b)においても画素Yにおける当座ソースライン-透明画素電極距離36b(以下DL(Y)と記述する)と画素Yにおける次座ソースライン-透明画素電極距離37b(以下DR(Y)と記述する)との間には、 $DL(Y) > DR(Y)$ なる関係が満たされている。

【0062】ここでDL(X)、DL(Y)は、駆克ロストークを抑制する長小限の長さに設定されており、異なる画素間で等しくする必要はない。すなわち $DL(X) = DL(Y)$ としている。

【0063】一方、DR(X)、DR(Y)は歪み補正をするために異なる値に設定している。画素Yの方が、画素Xよりも突き放け電圧を大きくしなければならぬので、 $C_{cd}$ の値は小さく、すなわちDR(Y)は大きくする必要がある。従って、 $DR(X) < DR(Y)$ としている。

【0064】このようにすると、透明画素電極4の面積は、画素Yの方が画素Xよりも小さくなるので、一見開口率が低くなるように思われるが、実際にはブラックマトリクスパターン38が透明画素電極4のパターンエッジを覆っているため、開口率はブラックマトリクスパターン38のエッジにより規定されているため、この方法を用いると、開口率を定数化せずに歪み補正を行うことができるという利点が生じることがわかる。

【0065】

【発明の効果】本発明は、以上説明したような形態で実施され、高解像度の液晶表示素子に対しても、駆克ロストークレベルの低い、すなわち高画質品位を保持した液晶表示素子を、製造工程を追加することなく容易に実現することができる。

【図面の簡単な説明】

【図1】従来の1画素内の配線構成を示す説明図

【図2】ソースライン-透明画素電極間距離とソースライン-透明画素電極間距離との間隔を示す特性曲線を示す図

【図3】本発明の実施の形態1の液晶表示素子における1画素内の配線構成を示す説明図

【図4】本発明の実施の形態2の液晶表示素子における1画素内の配線構成を示す説明図

【図5】本発明の実施の形態3の液晶表示素子におけるRGB各画素内の配線構成を示す説明図

【図6】表示画面内ウィンドウパターンを示す説明図

【図7】シアンドット市松パターンにおけるソース信号パルス波形を示す説明図

【図8】画素RGBの構成の順を示す説明図

【図9】本発明の実施の形態4の液晶表示素子におけるRGB各画素内の配線構成を示す説明図

【図10】本発明の実施の形態5の液晶表示素子におけるRGB各画素内の配線構成を示す説明図

【図11】本発明の実施の形態6の液晶表示素子における異なるカラム上の2画素内の配線構成を示す説明図

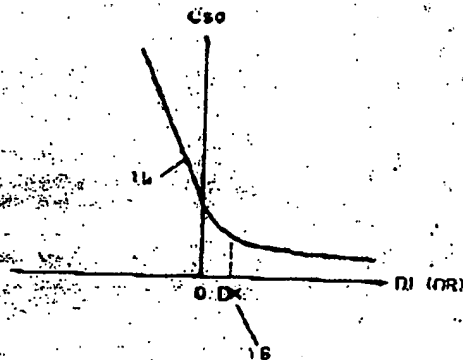
【符号の説明】

- 1 a 当座ソースライン
- 1 b 次座ソースライン
- 2 ソース電極
- 3 ドレイン電極
- 4 透明画素電極
- 5 a 当座ゲートライン
- 5 b 前座ゲートライン
- 6 ゲート電極
- 7 シリコン膜
- 7 a シリコン膜(ノンドープ層)
- 7 b シリコン膜(n+d-層)
- 8 コンタクト部
- 9 画素電極形成用独立電極
- 10 当座ソースライン-透明画素電極間距離: DL
- 10 a 画素Rにおける当座ソースライン-透明画素電極間距離: DL(R)
- 10 b 画素Gにおける当座ソースライン-透明画素電極間距離: DL(G)
- 10 c 画素Bにおける当座ソースライン-透明画素電極間距離: DL(B)
- 11 次座ソースライン-透明画素電極間距離: DR
- 11 a 画素Rにおける次座ソースライン-透明画素電極間距離: DR(R)
- 11 b 画素Gにおける次座ソースライン-透明画素電極間距離: DR(G)
- 11 c 画素Bにおける次座ソースライン-透明画素電極間距離: DR(B)
- 12 バンパーション用絶縁膜
- 13 ゲート絶縁膜
- 14 アレイ用ガラス基板
- 15  $C_{cd} = DL(DR)$ 特性曲線
- 16 マスク合わせマージン幅: DK
- 17 画素電極部
- 18 a 画素R用ソースライン: VSR
- 18 b 画素G用ソースライン: VSG
- 18 c 画素B用ソースライン: VSB
- 19 ウィンドウ表示部
- 20 背景パターン表示部
- 21 ウィンドウカラム部
- 22 背景カラム部

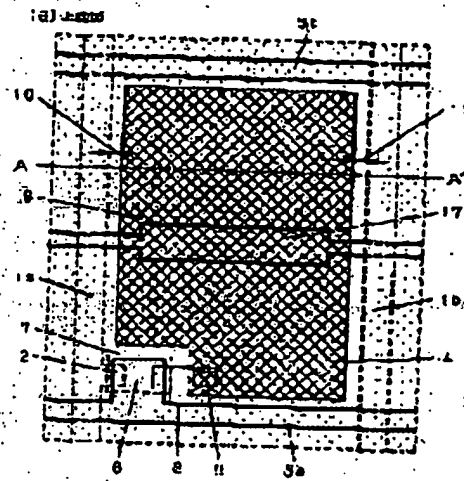
- 2.3 背景ライン部  
 2.4 ウィンドウライン部  
 2.5 クロストーク表示部  
 2.6a 画面R用ソースライン(ウィンドウカラム部):  $VSR(BX)$   
 2.6b 画面G用ソースライン(ウィンドウカラム部):  $VSG(BX)$   
 2.6c 画面B用ソースライン(ウィンドウカラム部):  $VSB(BX)$   
 2.6d 画面R用ソースライン(背景カラム部):  $VSR(GL)$   
 2.6e 画面G用ソースライン(背景カラム部):  $VSG(GL)$   
 2.6f 画面B用ソースライン(背景カラム部):  $VSB(GL)$   
 2.7a  $VSR(BX)$ 用パルス波形(背景ライン部)  
 2.7b  $VSG(BX)$ 用パルス波形(背景ライン部)  
 2.7c  $VSB(BX)$ 用パルス波形(背景ライン部)  
 2.7d  $VSR(GL)$ 用パルス波形(背景ライン部)  
 2.7e  $VSG(GL)$ 用パルス波形(背景ライン部)  
 2.7f  $VSB(GL)$ 用パルス波形(背景ライン部)  
 2.8a  $VSR(BX)$ 用パルス波形(ウィンドウライン部)  
 2.8b  $VSG(BX)$ 用パルス波形(ウィンドウライン部)  
 2.8c  $VSB(BX)$ 用パルス波形(ウィンドウライン部)  
 2.8d  $VSR(GL)$ 用パルス波形(ウィンドウライン部)  
 2.8e  $VSG(GL)$ 用パルス波形(ウィンドウライン部)

- 2.8f  $VSR(GL)$ 用パルス波形(ウィンドウライン部)  
 2.9 黒レベルソース電圧(正極側):  $+V(BL)$   
 3.0 黒レベルソース電圧(負極側):  $-V(BL)$   
 3.1 中間調レベルソース電圧(正極側):  $+V(GL)$   
 3.2 画面トランジスタ  
 3.3a 画面R用透明画素電極  
 3.3b 画面G用透明画素電極  
 3.3c 画面B用透明画素電極  
 3.4a 画面R用透明画素電極-画面R用ソースライン  
 図符号:  $Csd1(R)$   
 3.4b 画面G用透明画素電極-画面G用ソースライン  
 図符号:  $Csd1(G)$   
 3.4c 画面B用透明画素電極-画面B用ソースライン  
 図符号:  $Csd1(B)$   
 3.5a 画面R用透明画素電極-画面G用ソースライン  
 図符号:  $Csd2(R)$   
 3.5b 画面G用透明画素電極-画面B用ソースライン  
 図符号:  $Csd2(G)$   
 3.5c 画面B用透明画素電極-画面R用ソースライン  
 図符号:  $Csd2(B)$   
 3.6a 画面Xにおける出度ソースライン-透明画素電極距離:  $DL(X)$   
 3.6b 画面Yにおける出度ソースライン-透明画素電極距離:  $DL(Y)$   
 3.7a 画面Xにおける次度ソースライン-透明画素電極距離:  $DR(X)$   
 3.7b 画面Yにおける次度ソースライン-透明画素電極距離:  $DR(Y)$   
 3.8 ブラックマトリクスパターン

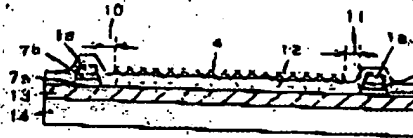
【図2】



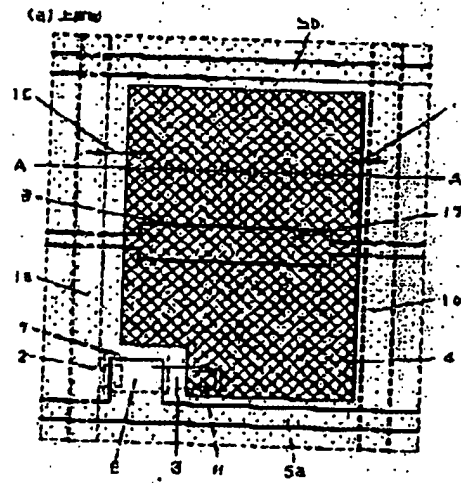
【圖1】



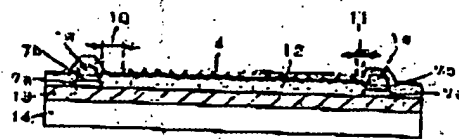
(b) A-A' 側面圖



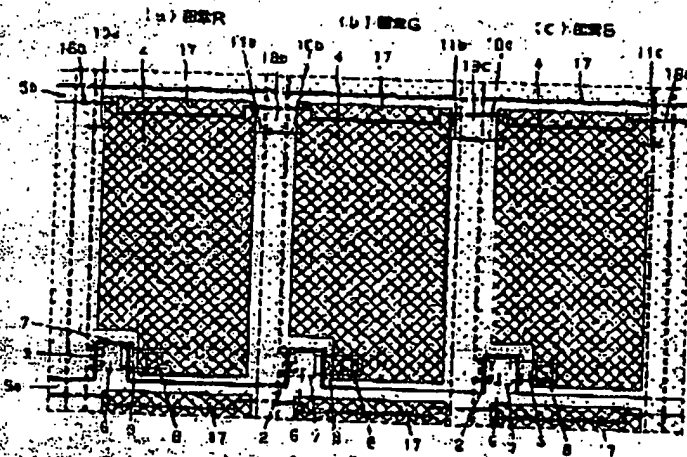
【圖2】

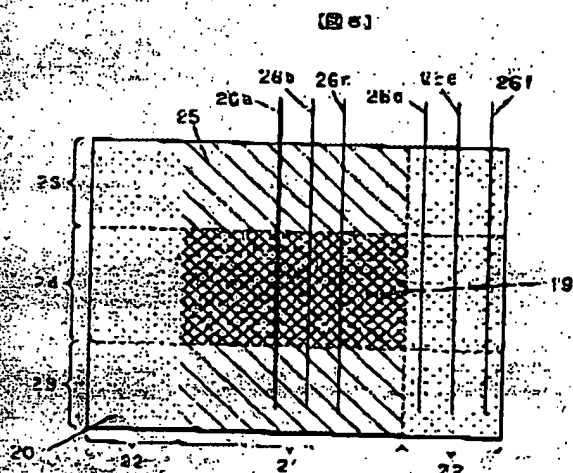
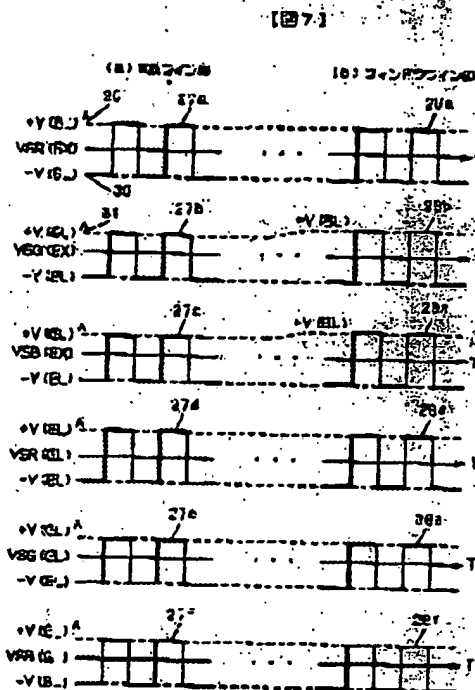
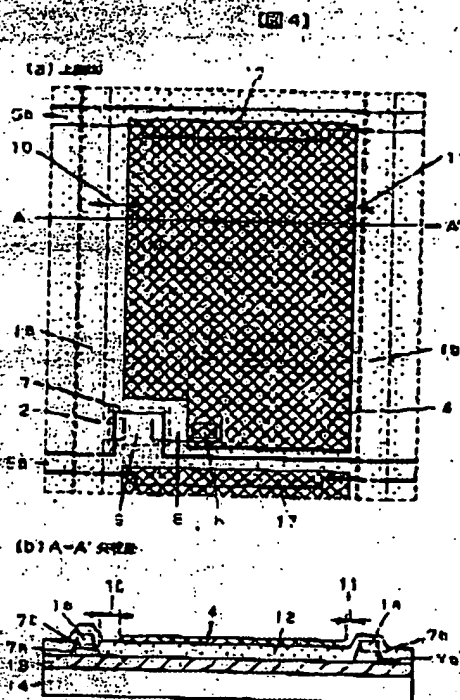


(b) A-A' 側面圖



【圖3】

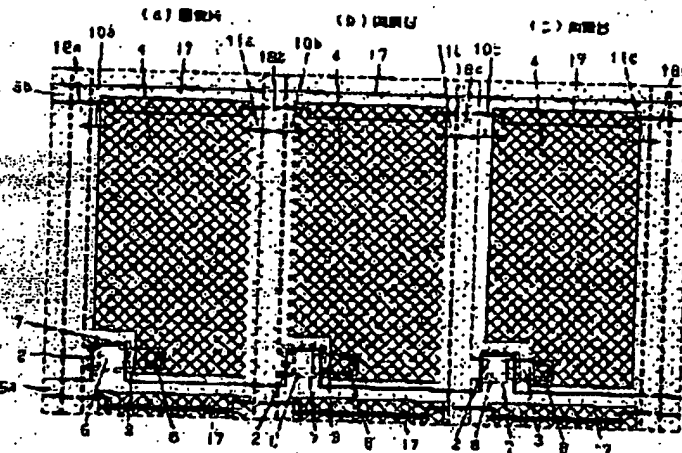




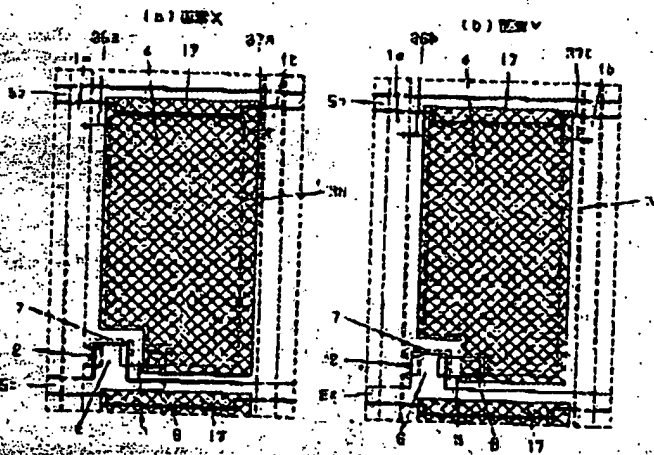




【図10】



【図11】



フロントページの続き

(51) Int. Cl.<sup>7</sup>  
G09G 3/20  
3/86  
680

F I  
G09G 3/20  
3/86

ターマコート (84)

680G

(72)発明者 木村 昌夫  
大阪府大阪市大東区西1008番地 松下電器  
産業株式会社内  
(72)発明者 堀川 真彦  
大阪府大阪市大東区西1006番地 松下電器  
産業株式会社内

F.3-L(特許) 2M02 GA21 GA22 GA23 GA24  
2M03 NA10 NA31 NA32 NA33 NA34  
NC09 NC11 ND15 ND35  
SC08 AA22 AC25 AF42 AF43 AF54  
BB16 BC06 BF37 FA04 FA36  
GR02  
SC08 AA10 BB05 CC03 DD10 FF07  
JJ01 JJ09 JJ04 JJ05 JJ06



## \* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

## CLAIMS

---

### [Claim(s)]

[Claim 1] Two or more row surra in which transmits a picture signal, and two or more Gaea truck in which is prepared in the direction which intersects said row surra in, and transmits a scan signal, While connecting with the pixel electrode prepared corresponding to each intersection of row surra in and the Gaea truck in, and each pixel electrode The pixel transistor connected to row surra in and the Gaea truck in through the gate electrode and the source electrode, respectively, In the active-matrix display device possessing the storage capacitance for holding the electrical potential difference impressed to the counterelectrode which countered the pixel electrode and was prepared, liquid crystal, and said liquid crystal If capacity formed between said row surra in on the left of said pixel electrode and said pixel electrode is set to Csd (L) and capacity similarly formed between said row surra in on the right of said pixel electrode and said pixel electrode is set to Csd (R) The active-matrix liquid crystal display component characterized by constituting a pixel so that it may become the value from which Csd (L) and Csd (R) differ.

[Claim 2] The active-matrix liquid crystal display component according to claim 1 characterized by arranging the distance of the pattern edge at the left end of said pixel electrode, and the pattern edge at the right end of said row surra in on the left of said pixel electrode to DL and physical relationship which will serve as a value from which DL and DR differ if distance of the pattern edge at the right end of said pixel electrode and the pattern edge at the left end of said row surra in on the right of said pixel electrode is similarly set to DR.

[Claim 3] The active-matrix liquid crystal display component according to claim 1 characterized by using a line reversal actuation method as a method which drives said liquid crystal.

[Claim 4] The active-matrix liquid crystal display component according to claim 1 characterized by using a dot reversal actuation method as a method which drives said liquid crystal.

[Claim 5] Claim 3 characterized by using a capacity-coupling actuation method as a method which drives said liquid crystal, or a active-matrix liquid crystal display component given in 4.

[Claim 6] It is the active-matrix liquid crystal display component according to claim 1 characterized by at least one of said RGB arranging the physical relationship of said pixel electrode, the row surra in of said left-hand, and the row surra in of said right-hand to different physical relationship to each pixel of RGB.

[Claim 7] The active-matrix liquid crystal display component according to claim 6 which will be characterized by filling  $DL(B) > DR(B)$  at least in each pixel of said RGB if said DL corresponding to R, G, and B and said DR are set to DL (R), DR (R), DL (G), DR (G), DL (B), and DR (B), respectively.

[Claim 8] said DL (G) and said DR (G) -- receiving --  $DL(G) = -- DR (G) --$  filling -- and said DL (R), said DR (R), said DL (B), and said DR (B) -- receiving --  $DL(R) \neq DR (R)$  and  $DL (B) \neq --$  the active-matrix liquid crystal display component according to claim 6 characterized by filling either of the DR(s) (B), or both.

[Claim 9] At least one of said RGB fills  $DL=DR$  to said DL and said DR. When setting DL and DR at that time with  $DL=DR=DC$ , and at least one of said RGB fills  $DL \neq DR$ , it sets with  $DR=DM$  at the time of  $DL > DR$  and it sets with  $DL=DM$  at the time of  $DL < DR$ , The active-matrix liquid crystal display component according to claim 1 characterized by filling  $DC=DM$ .

[Claim 10] The active-matrix liquid crystal display component according to claim 9 to which the value of said DM is characterized by filling the range of  $DM \geq 1.0 \text{ micrometer}$ ,

[Claim 11] The active-matrix liquid crystal display component according to claim 1 which divides the image display section into two or more fields to the die-length direction of said Gaea truck in, and is characterized by setting said DL, said DR, or its both as a different value, and forming them for every pixel in each field.

---

[Translation done.]

\* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

## DESCRIPTION OF DRAWINGS

---

### [Brief Description of the Drawings]

[Drawing 1] The explanatory view showing the arrangement configuration in 1 pixel in the former

[Drawing 2] Drawing showing the characteristic curve which shows correlation with sow surra in-transparence pixel interelectrode capacity and sow surra in-transparence pixel inter-electrode distance

[Drawing 3] The explanatory view showing the arrangement configuration in 1 pixel in the liquid crystal display component of the gestalt 1 of operation of this invention

[Drawing 4] The explanatory view showing the arrangement configuration in 1 pixel in the liquid crystal display component of the gestalt 2 of operation of this invention

[Drawing 5] The explanatory view showing the arrangement configuration in RGB each pixel in the liquid crystal display component of the gestalt 3 of operation of this invention

[Drawing 6] The explanatory view showing the window pattern in the display screen

[Drawing 7] The explanatory view showing the source signal pulse shape in a cyanogen dot check pattern

[Drawing 8] The explanatory view showing the outline of the configuration of Pixel RGB

[Drawing 9] The explanatory view showing the arrangement configuration in RGB each pixel in the liquid crystal display component of the gestalt 4 of operation of this invention

[Drawing 10] The explanatory view showing the arrangement configuration in RGB each pixel in the liquid crystal display component of the gestalt 5 of operation of this invention

[Drawing 11] The explanatory view showing the arrangement configuration in 2 pixels on a different column in the liquid crystal display component of the gestalt 6 of operation of this invention

### [Description of Notations]

1a This stage sow surra in

1b Next step sow surra in

2 Source Electrode

3 Drain Electrode

4 Transparence Pixel Electrode

5a This stage Gaea truck in

5b Preceding paragraph Gaea truck in

6 Gate Electrode

7 Silicon Film

7a Silicon film (NONDO-PU layer)

7b Silicon film (n+ dope layer)

8 Contact Section

9 Independent Electrode for Storage Capacitance Formation

10 This Stage Sow Surra in-Transparence Pixel Inter-electrode Distance : DL

10a This stage sow surra in-transparence pixel inter-electrode distance in Pixel R : DL (R)

10b This stage sow surra in-transparence pixel inter-electrode distance in Pixel G : DL (G)

10c This stage sow surra in-transparence pixel inter-electrode distance in Pixel B : DL (B)

11 Next Step Sow Surra in-Transparence Pixel Inter-electrode Distance : DR

11a Next step sow surra in-transparence pixel inter-electrode distance in Pixel R : DR (R)

- 11b Next step sow surra in-transparence pixel inter-electrode distance in Pixel G : DR (G)
- 11c Next step sow surra in-transparence pixel inter-electrode distance in Pixel B : DR (B)
- 12 Insulator Layer for Passivation
- 13 Gate Dielectric Film
- 14 Glass Substrate for Arrays
- 15 Csd-DL (DR) Characteristic Curve
- 16 Mask Alignment Margin Threshold Value : DK
- 17 Are Recording Part by Volume
- 18a Sow surra in for pixel R : VSR
- 18b Sow surra in for pixel G : VSG
- 18c Sow surra in for pixel B : VSB
- 19 Window Display
- 20 Background Pattern Display Section
- 21 Window Column Section
- 22 Background Column Section
- 23 Background Line Section
- 24 Window Line Section
- 25 Cross Talk Display
- 26a Sow surra in for pixel R (window column section) : VSR (BX)
- 26b Sow surra in for pixel G (window column section) : VSG (BX)
- 26c Sow surra in for pixel B (window column section) : VSB (BX)
- 26d Sow surra in for pixel R (background column section): VSR (GL)
- 26e Sow surra in for pixel G (background column section) : VSG (GL)
- 26f Sow surra in for pixel B (background column section): VSB (GL)
- 27a Pulse shape for VSR(BX) (background line section)
- 27b Pulse shape for VSG(BX) (background line section)
- 27c Pulse shape for VSB(BX) (background line section)
- 27d Pulse shape for VSR(GL) (background line section)
- 27e Pulse shape for VSG(GL) (background line section)
- 27f Pulse shape for VSR(GL) (background line section)
- 28a Pulse shape for VSR(BX) (window line section)
- 28b Pulse shape for VSG(BX) (window line section)
- 28c Pulse shape for VSB(BX) (window line section)
- 28d Pulse shape for VSR(GL) (window line section)
- 28e Pulse shape for VSG(GL) (window line section)
- 28f Pulse shape for VSR(GL) (window line section)
- 29 Black REBERUSO-SU Electrical Potential Difference (Positive-Electrode Side) : +V (BL)
- 30 Black REBERUSO-SU Electrical Potential Difference (Negative-Electrode Side) : -V (BL)
- 31 Halftone REBERUSO-SU Electrical Potential Difference (Positive-Electrode Side) : +V (GL)
- 32 Pixel Transistor
- 33a The transparence pixel electrode for pixel R
- 33b The transparence pixel electrode for pixel G
- 33c The transparence pixel electrode for pixel B
- 34a the object for pixel R -- capacity [ for transparence pixel electrode-pixel R ] between sow surra in: -- Csd1 (R)
- 34b the object for pixel G -- capacity [ for transparence pixel electrode-pixel G ] between sow surra in: -- Csd1 (G)
- 34c the object for pixel B -- capacity [ for transparence pixel electrode-pixel B ] between sow surra in: -- Csd1 (B)
- 35a the object for pixel R -- capacity [ for transparence pixel electrode-pixel G ] between sow surra in: --

Csd2 (R)

35b the object for pixel G -- capacity [ for transparence pixel electrode-pixel B ] between sow surra in: --

Csd2 (G)

35c the object for pixel B -- capacity [ for transparence pixel electrode-pixel R ] between sow surra in: --

Csd2 (B)

36a This stage sow surra in-transparence pixel inter-electrode distance in Pixel X : DL (X)

36b This stage sow surra in-transparence pixel inter-electrode distance in Pixel Y : DL (Y)

37a Next step sow surra in-transparence pixel inter-electrode distance in Pixel X : DR (X)

37b Next step sow surra in-transparence pixel inter-electrode distance in Pixel Y : DR (Y)

38 Black Matrix Pattern

---

[Translation done.]

## \* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

## MEANS

[Means for Solving the Problem] This invention devises to the transparence pixel electrode in a pixel, and the configuration method of the sow surra in of the neighbors in order to make even the level which does not pose an image quality top problem reduce a vertical cross talk.

[0009] Namely, two or more sow surra.in where the liquid crystal display component of this invention transmits a picture signal, While connecting with the pixel electrode which was prepared in the direction which intersects sow surra in, and was prepared corresponding to each intersection of two or more Gaea truck in which transmits a scan signal, and the sow surra in and the Gaea truck in, and each pixel electrode The pixel transistor connected to sow surra in and the Gaea truck in through the gate electrode and the source electrode, respectively, In the active-matrix display device possessing the storage capacitance for holding the electrical potential difference impressed to the counterelectrode which countered the pixel electrode and was prepared, liquid crystal, and liquid crystal If capacity formed between a pixel electrode and said sow surra in of the left-hand is set to  $C_{sd}(L)$  and capacity similarly formed between a pixel electrode and said sow surra in of the right-hand is set to  $C_{sd}(R)$  It is characterized by constituting a pixel so that it may become the value from which  $C_{sd}(L)$  and  $C_{sd}(R)$  differ. Thereby, a vertical cross talk can be reduced, without adding a production process in any way.

[0010] More specifically, the distance of the pattern edge at the left end of a pixel electrode and the pattern edge at the right end of said sow surra in on the left of a pixel electrode is arranged to DL and physical relationship which will serve as a value from which DL and DR differ if distance of the pattern edge at the right end of a pixel electrode and the pattern edge at the left end of the sow surra in on the right of a pixel electrode is similarly set to DR. Even if it does not use 2H1V reversal actuation by doing in this way, a vertical cross talk can be reduced to a specific background pattern. Therefore, if it combines with this and capacity-coupling actuation is used, it will become a vertical cross talk compatible [ an improvement of the other image quality technical problem ], and an advantage will become large more. What is necessary is for there to be two kinds, or [ whether line reversal actuation is used or / using dot reversal actuation ], in this case, and for extent of the tolerance of a vertical cross talk just to perform this selection furthermore, at it. Namely, what is necessary is just to use dot reversal actuation by the configuration of this invention, to line reversal actuation, using line reversal actuation, if a vertical cross talk can control in an acceptability limit.

[0011] The relation between DL and DR can be independently set up to each pixel of RGB, and at least one of RGB becomes possible [ reducing especially a vertical cross talk ] to a specific background pattern by arranging to different physical relationship. for example, the case where a cyanogen check pattern is assumed as a background -- the signal wave form of the sow surra in of the left-hand of each pixel of RGB, and right-hand -- R -- left-hand -- (+ black, - black), and right-hand -- as for left-hand and right-hand, left-hand serves as (inside of +, and - black), and, as for (the inside of +, - black), and B, right-hand serves as [ (the inside of +, - black), and G ] (+ black and - black). However, inside shall be the abbreviation for halftone and + and - shall show positive-electrode writing and negative-electrode writing, respectively.

[0012] Therefore, since it is not based on the difference between line reversal actuation and dot reversal actuation at least but a difference is in the amount of fluctuation of a signal on left-hand and right-hand about R and B, pixel potential is changed through the capacity between a pixel electrode and sow surra in. However, change of brightness will be observed, when its attention is paid to the pixel of halftone writing

since R is black writing from the first, and, as for B, the pixel of halftone writing and the pixel of black writing are arranged by turns to hardly being influenced of brightness.

[0013] If DL corresponding to R, G, and B and DR are set to DL (R), DR (R), DL (G), DR (G), DL (B), and DR (B), respectively, here  $DL(B) > DR(B)$ . If the pixel electrode of B is arranged so that DR (B) may be filled, capacity between sow surra in on the left and a pixel electrode can be made small, consequently the amount of potential fluctuation to Pixel B can be reduced.

[0014] if Pixel G is considered, since [ next, ] the signal wave form where the sow surra in of left-hand and right-hand is supplied in line reversal actuation is mutually in phase --  $DL(G) \neq DR(G)$  -- as  $DL(G) + DR(G) = \text{fixed}$ , it will be changeless in the amount of pixel potential fluctuation.

[0015] since the signal wave form where the sow surra in of left-hand and right-hand is supplied in dot reversal actuation is an opposite phase mutually on the other hand --  $DL(G) = DR(G)$  -- only in DR (G), the amount of pixel potential fluctuation being offset thoroughly, and being set to 0 -- receiving --  $DL(G) \neq DR(G)$ , since the amount of pixel potential fluctuation is not offset thoroughly, 0 does not become. Therefore, if the pixel electrode of G is arranged so that  $DL(G) = DR(G)$  may be filled, since the amount of pixel potential fluctuation will be theoretically made to 0 to dot reversal actuation at least, it can be called the best approach.

[0016] Next, how to decide DL and DR is considered. In the case of the pixel electrode disposition used as  $DL=DR$ , DL and DR are set as the threshold value of the doubling margin of the mask corresponding to sow surra in and a transparence pixel electrode, respectively. Therefore, if [ without changing the width of face of a transparence pixel electrode, i.e., a numerical aperture ]  $DL \neq DR$ , it sets with  $DR=DM$  at the time of  $DL > DR$ , and when setting with  $DL=DM$ , DM will become smaller than the threshold value of the doubling margin of a mask inevitably at the time of  $DL < DR$ .

[0017] Consequently, since sow surra in and a pixel electrode can overlap through an insulator layer, possibility of becoming the cause of the defect by short circuit increases. Therefore, in the pixel electrode which becomes  $DL=DR$ , when it sets with  $DL=DR=DC$ , it is desirable to set up DM so that  $DC=DM$  may be filled. However, the fault of becoming small a little rather than the numerical aperture of the pixel which becomes  $DL=DR$  produces the numerical aperture of the pixel which becomes  $DL \neq DR$  at this time.

[0018] When it does in this way, DM will be set as threshold value extent of the doubling margin of the mask corresponding to sow surra in and a transparence pixel electrode. Since a doubling margin is usually about 1.0-2.0 micrometers, it is desirable for the value of DM to more specifically set up so that the range of  $DM \geq 1.0 \text{ micrometer}$  may be filled.

[0019] As mentioned above, in order to make even the level which does not pose an image quality top problem reduce a vertical cross talk The distance DL of the pattern edge at the left end of a pixel electrode, and the pattern edge at the right end of said sow surra in on the left of a pixel electrode By arranging to physical relationship which serves as a value from which the distance DR of the pattern edge at the right end of a pixel electrode and the pattern edge at the left end of the sow surra in on the right of a pixel electrode similarly differs Also to a high definition liquid crystal display component, vertical cross talk level is low, namely, the liquid crystal display component holding high-definition grace can be realized.

[0020]

[Embodiment of the Invention] (Gestalt 1 of operation) The conventional pixel configuration is described first. Drawing 1 is an explanatory view for explaining the arrangement configuration of each pattern in conventional 1 pixel. Drawing 1 (a) is the plan and drawing 1 (b) is a view sectional view between A-A' in drawing 1 (a):

[0021] In drawing 1 (a), this stage sow surra in 1a, next step sow surra in 1b, and the transparence pixel electrode 4 are arranged, respectively so that the this stage sow surra in-transparence pixel inter-electrode distance 10 (it is described as Following DL) and the next step sow surra in-transparence pixel inter-electrode distance 11 (it is described as Following DR) may become equal.

[0022] Here, this stage sow surra in 1a supplies the signal to the transparence pixel electrode 4 in this stage, and, on the other hand, next step sow surra in 1b supplies the signal to the transparence pixel electrode (not shown) in a pixel on the right. DL and DR set it as the threshold value of the doubling margin



of the mask which usually carries out patterning of the sow surra in 1, and the mask for carrying out patterning of the transparence pixel electrode 4. Therefore, the conditions which do not become in  $DL(DR) < 0$  but become  $DL(DR) > 0$  are made to fulfill. In  $DL(DR) < 0$ , the sow surra in 1 and the transparence pixel electrode 4 mean the condition of overlapping mutually through the insulator layer 12 for passivation, and  $DL(DR) > 0$  means conversely the condition of the sow surra in 1 and the transparence pixel electrode 4 having a specific distance, and being separated mutually here.

[0023] Drawing 2 shows the characteristic curve which shows correlation with the capacity between the sow surra in 1-transparence pixel electrodes 4 (it is described as Following Csd), and  $DL(DR)$ . It is separated also in the direction of a cross section through the insulator layer 12 for passivation, therefore the sow surra in 1 and the edge of the transparence pixel electrode 4 are in the physical relationship of the direction of slant mutually as the sow surra in 1 and the transparence pixel electrode 4 are shown in drawing 1 (b), but since electric field spread in part not only in a perpendicular direction but in the direction of slant, also in the case of  $DL(DR) > 0$ , Csd has the value which is not 0.

[0024] In the field of  $DL(DR) > 0$ , if there is  $DL(DR)$  at all and it is [ fixed ] large, Csd is so small that it can be disregarded mostly, but if there is  $DL(DR)$  at all and it becomes [ fixed ] small, Csd will become large rapidly and Csd will increase at a fixed rate to  $DL(DR)$  by the field of  $DL(DR) < 0$ , as drawing 2 shows. If the configuration of drawing 1 (a) is considered anew here, if  $DL(DR)$  considers as threshold value extent of a mask alignment margin, it will specifically be about 1 micrometer - about 2 micrometers, Csd will have the magnitude of the level which cannot be disregarded, and it will be considered to fluctuate Csd rapidly to change of  $DL(DR)$  moreover. Moreover, if Csd is divided into the capacity between the this stage sow surra in 1a-transparence pixel electrodes 4 (it is described as the following Csd1), and the capacity between the next step sow surra in 1b-transparence pixel electrodes 4 (it is described as the following Csd2) and considered, it is  $Csd1 = Csd2$ . Here, let Csd1 and Csd2 at this time be what is set with  $Csd1 = Csd2 = Csd_c$ .

[0025] The above is explanation about a configuration conventionally and the gestalt 1 of the operation in this invention is described below.

[0026] The explanatory view for explaining the gestalt 1 of operation is shown in drawing 3  $R > 3$ . In drawing 3,  $DL$  and  $DR$  are  $DL > DR$ . Since it will become the form which a numerical aperture is not changed, that is, shifts the transparence pixel electrode 4 rightward from the location of drawing 1 in drawing 3 if it sets with  $DL = DR = DC$  in drawing 1, it becomes  $DL > DC$  and  $DR < DC$ .

[0027] When it will think from the property of drawing 2 and it will be set to  $Csd1 < Csd_c$ ,  $Csd2 > Csd_c$ , if  $DC = DK$ , and the abrupt change of the curve near [ in drawing 2 ]  $DK$  is moreover taken into consideration, Csd1 decreases greatly compared with  $Csd_c$ , and it turns out that Csd2 increases greatly compared with  $Csd_c$ . Thus, the rate of a vertical cross talk at the time of being able to reduce the value of Csd to specific sow surra in, without reducing a numerical aperture, consequently assuming a specific background pattern can be reduced by changing  $DL$  and  $DR$  and changing the value of Csd1 and Csd2 intentionally.

[0028] (Gestalt 2 of operation) The gestalt 2 of the operation in this invention is described. The explanatory view for explaining the gestalt 2 of operation is shown in drawing 4. Although it is the same as that of the gestalt 1 of operation in the point of changing  $DL$  and  $DR$  and changing the value of Csd1 and Csd2 intentionally in drawing 4, it is the description in the gestalt of this operation to use capacity-coupling actuation as the actuation approach of a pixel.

[0029] Although it has pixel structure supposing the case where capacity-coupling actuation is performed by forming storage capacitance in drawing 4 between preceding paragraph Gaea truck in 5b and the transparence pixel electrode 4, and superimposing a compensation potential pulse on the Gaea truck in The actuation circuit which supplies a compensation potential pulse may be prepared independently, the so-called independent capacity-coupling actuation which supplies this to the independent electrode 9 for storage capacitance formation may be used, and it is good like drawing 1 in this case with the pixel configuration which forms storage capacitance between the independent electrode 9 for storage capacitance formation, and the transparence pixel electrode 4.

[0030] The advantage of capacity-coupling actuation is in the point which can make an opposite electrical potential difference smaller than the case of actuation of usual opposite regularity of the amplitude of a

source signal pulse while it has been fixed, and improvement in the speed of the speed of response of liquid crystal and low-power-ization of it are attained. On the other hand, in case dot reversal actuation and 2H1V reversal actuation are used, although there is a fault that image quality technical problems, such as a lateral stripe and a neck swing lateral stripe, arise, for this reason line reversal actuation had to be used, if line reversal actuation is used, in a specific background pattern, it will become easy to generate a vertical cross talk, and will become a problem. Therefore, it becomes possible to be compatible with a vertical cross talk in the other image quality technical problem by considering as the configuration which reduces a vertical cross talk like the gestalt of this operation, and the effectiveness by this invention increases.

[0031] (Gestalt 3 of operation) The gestalt 3 of the operation in this invention is described. The explanatory view for explaining the gestalt 3 of operation is shown in drawing 5. Although drawing 5 shows the pixel configuration for 3 pixels of RGB, it has distinguished DL and DR about three kinds of RGB here. DL corresponding to R, G, and B and DR are made to describe it as DL (R), DR (R), DL (G), DR (G), DL (B), and DR (B), respectively, respectively. In the gestalten 1 and 2 of operation, although a pixel configuration which fulfills the conditions which become  $DL=DR$  was described, there is not necessarily no need of performing this about all pixels, and it becomes possible to constitute independently for every RGB.

[0032] About how RGB is constituted, respectively, after taking into consideration what kind of background pattern is assumed, it is necessary to set up. With the gestalt of this operation, the cyanogen dot check pattern is assumed as a background pattern. Since the display of a cyanogen system is frequently used in a note type or PC for monitors and is displayed combining a dot check pattern in many cases, it needs to improve an image property preferentially. Drawing 6 is the explanatory view having shown each viewing area in case the black window pattern is displayed on the center section in the inside of the display screen.

[0033] In drawing 6, the signal of black level is written in the window display 19 of the center of an image display side. The background pattern display section 20 is around the window display 19. The boundary of the window display 19 is made into a boundary line, and the background pattern display section 20 is distinguished to two kinds of fields to parallel in the direction of a column, or the direction of a line here, respectively. That is, it is divided into the window column section 21 in which the window display 19 exists about the direction of a column, the window line section 24 in which it is divided into the other background column section 22, and the window display 19 similarly exists about the direction of a line, and the other background line section 23.

[0034] Brightness differs from it being alike a little to \*\*\*\* and the background column section 22 which are a part in the same background pattern display section 20 as the background column section 22, and the field which is equivalent also to the background line section 23 among the window column sections 21 at this time is displayed as a cross talk display 25. The phenomenon of a such poor image is called vertical cross talk. Next, in order to consider this phenomenon in a detail, the source signal pulse shape impressed to the sow surra in 26a-26f for pixel RGB to the window column section 21 and the background column section 22, respectively is analyzed. Drawing 7 is the explanatory view having shown the source signal pulse shape supplied to RGB each pixel at the time of displaying a cyanogen dot check pattern as a background pattern.

[0035] In drawing 7, the pulse shape [ as opposed to the window line section 24 for the pulse shape 27a-27f to the background line section 23 ] 28a-28f is shown in drawing 7 (a) to each sow surra in at drawing 7 (b). the wave in the window display 19 -- RGB -- it is all a black signal. That is, the black REBERUSO-SU electrical potential difference (positive-electrode side) 29 (it is described as +V (BL) below) and the black REBERUSO-SU electrical potential difference (negative-electrode side) 30 (following - it is described as V (BL)) serve as the pulse shape 28a-28c written in by turns. Here, if the electrical-potential-difference values A and B will express the pulse shape repeated periodically as (A, B), pulse shape 28a-28c can be described to be (+V(BL) and -V (BL)).

[0036] About the other field, since it is in the background display 20, it becomes a cyanogen dot check pattern display. R of a cyanogen dot check pattern is a black display among RGB, and G and B become a halftone display. However, since it is a dot check pattern, a halftone display and a black display will be written in by turns for every line. In drawing 7, therefore, the pulse shape 27a, 27d, and 28d corresponding

to Pixel R It is described that it is the same as that of pulse shape 28a-28c (+V (BL), -V (BL)). The pulse shape 27b, 27c, 27e, 27f, 28b, 28c, 28e, and 28f corresponding to Pixels G and B will be described to be (+V(GL) and -V (BL)) if the halftone REBERUSO-SU electrical potential difference (positive-electrode side) 31 is set to +V (GL).

[0037] Next, the pixel potential written in Pixel RGB, respectively considers what kind of fluctuation is received in time based on drawing 8 within 1 field period. Drawing 8 is the explanatory view showing the outline of the configuration of Pixel RGB. In drawing 8, the capacity 34 between the sow surra in 18, the transparence pixel electrode 33, and transparence pixel electrode-sow surra in is distinguished corresponding to Pixel RGB.

[0038] Even after being held, each pixel potential changes to change of the pulse shape impressed to the sow surra in 18 periodically in response to effect, so that drawing 8 may show. The amount of fluctuation of pixel potential is proportional to the product of the fluctuation amplitude of source potential, and the capacity between sow surra in-transparent electrodes (it is described as Following Csd). Although the pixel which should be observed is G and B in which halftone is written, Pixel B is observed first. Although all the pulse shape impressed to RGB is inphases since drawing 7 assumes line reversal actuation, in dot reversal, RGB has the relation of an opposite phase mutually into next doors (drawing abbreviation).

[0039] Moreover to Pixel B, the difference of the average potential between 1 fields of the cross talk display 25 and the background column section 22 is proportional to the product of  $|V(BL)-V(GL)|$  and capacity 34between transparence pixel electrode-sow surra in c (it is described as the following Csd1 (B)) on this level mostly by line reversal actuation and dot reversal actuation. It means that this originates only in sow surra in 18c in drawing 8, and capacity 34between transparence pixel electrode-sow surra in c, and does not originate in sow surra in 18a and capacity 35between transparence pixel electrode-sow surra in c (it is described as the following Csd1 (B)).

[0040] because, sow surra in 18a -- all the inside of the display screen -- setting -- it is (+V (BL), -V (BL)) -- it is because it is not concerned with an inphase and an opposite phase and a difference does not appear. On the other hand, sow surra in 18c has difference  $|V(BL)-V(GL)|$  of the signal amplitude (V (BL) +V (GL)) of sow surra in 26c, and sow surra in 26f signal amplitude (V (BL) +V (BL)) in drawing 6.

[0041] As mentioned above, if transparence pixel electrode 33c for pixel B is arranged regardless of line reversal actuation and dot reversal actuation about Pixel B so that it may become  $DL(B) > DR(B)$  in  $Csd1(B) < Csd2(B)$ , i.e., drawing 5, Csd1 (B) can be made small and the vertical cross talk resulting from Pixel B can be controlled.

[0042] On the other hand about Pixel G, it sets to drawing 8. The sow surra in 18b and 18c Since it is an opposite phase mutually by the same signal pattern, in order to cancel into next doors in dot reversal actuation, The difference of the average potential between 1 fields of the cross talk display 25 and the background column section 22 | As opposed to being proportional to the product of  $V(BL)-V(GL)|$  and difference  $|Csd1(G)-Csd2(G)|$  of capacity 34between transparence pixel electrode-sow surra in b (it is described as the following Csd1 (G)), and capacity 35between transparence pixel electrode-sow surra in b (it is described as the following Csd2 (G)) In line reversal actuation, it is in phase, and since both sow surra in 18b and sow surra in 18c originate in the difference of average potential, it is proportional to  $|V(BL)-V(GL)|$  and a product with  $(Csd1(G)+Csd2(G))$ .

[0043] As mentioned above, if transparence pixel electrode 33b for pixel G is arranged regardless of line reversal actuation and dot reversal actuation about Pixel B so that it may become  $DL(B) = DR(B)$  in  $Csd1(B) = Csd2(B)$ , i.e., drawing 5, in drawing 8, the vertical cross talk resulting from Pixel B can be made into min. About dot reversal actuation, if it is  $Csd1(G) = Csd2(G)$  from the first, since it is thoroughly cancellable, if the reason is set to  $Csd1(G) \neq Csd2(G)$  intentionally, it is obvious from becoming the cause by which potential fluctuation takes place rather by the difference. On the other hand, it is necessary to take into consideration the Csd-DL (DR) property of drawing 2 about line reversal actuation.

[0044] Supposing  $DL$  in  $Csd1(G) = Csd2(G)$  and  $DR$  are  $DL=DR=DK$ , in  $Csd1(G) \neq Csd2(G)$ , one of  $DL$  and the  $DR(s)$  becomes larger than  $DK$ , and, as for another side, it is obvious to become smaller than  $DK$ . If the property of drawing 2 is taken into consideration here, as for Csd,  $DL$  ( $DR$ ) will decrease gently to  $DL$  ( $DR$ )

increasing Csd rapidly, when smaller than DK, when larger than DK. That is, increment is large, if total whichever it shifts in the direction of from  $DL=DR=DK$ . Therefore  $(Csd1(G)+Csd2(G))$ , it is possible that it is minimized mostly at the case of  $DL=DR(G)2$ , i.e.,  $Csd1(G)=Csd$ .

[0045] as a result of synthesizing the above consideration, it is shown in drawing 5 -- as --  $DL(R)=DR(R)$  and  $DL(G)=--DR(G)$  and  $DL(B)>--$  even when a cyanogen dot check pattern is displayed as a background pattern by constituting Pixel RGB, respectively so that DR(B) may be filled, it becomes possible to acquire the good image property that vertical cross talk level is low.

[0046] (Gestalt 4 of operation) The gestalt 4 of the operation in this invention is described. The explanatory view for explaining the gestalt 4 of operation is shown in drawing 9. drawing 9 -- drawing 5 -- the same -- the pixel configuration for 3 pixels of RGB -- being shown -- \*\*\*\* -- Pixel G and Pixel B -- setting -- drawing 5 -- the same --  $DL(G)=--DR(G)$  and  $DL(B)>$ , although it constitutes so that it may be set to DR(B) About Pixel R, it is considering as  $DL(R)>DR(R)$  by drawing 9 to being  $DL(R)=DR(R)$  in drawing 5  $R>5$ .

[0047] When assuming only a cyanogen dot check pattern as a background pattern, since only black level is written in, although it did not regard Pixel R especially in drawing 5 since Pixel R hardly influenced brightness change, potential change When the dot pattern which contains halftone level in Pixel G at least as a result when the case where the dot pattern which contains halftone level in Pixel R is impressed is assumed is impressed, it has composition which can control a vertical cross talk most.

[0048] To it, with the gestalt of this operation, when the dot pattern which contains halftone level in Pixel R is impressed, it is the pixel G at least with the configuration which can control a vertical cross talk to a background display pattern with which only black level is written in.

[0049] in addition, drawing 9 -- setting -- Pixel G -- receiving -- drawing 5 -- the same --  $DL(G)=--$  although referred to as DR(G), since, as for the gestalt 3 of operation, only black level is written in reverse in this case, as for Pixel G -- especially --  $DL(G)=--DR(G)$  -- it is not necessary to be --  $DL(G)!=--$  a problem does not become by DR(G), either.

[0050] (Gestalt 5 of operation) The gestalt 5 of the operation in this invention is described. The explanatory view for explaining the gestalt 5 of operation is shown in drawing 10. drawing 5 [ in / in drawing 10 / the gestalt 3 of operation ] -- the same --  $DL(R)=DR(R)$  and  $DL(G)=--DR(G)$  and  $DL(B)>--$  although it has the composition of filling DR(B), how to take the die length of DR(B) differs uniquely.

[0051] here -- DL -- if it sets with  $(R)=DR(R)=DL(G)=DR(G)=DC$ , since  $DL(B)+DR(B)=2\times DC$  is maintained with the gestalt 3 of operation, they are  $DL(B)>DC$  and  $DR(B)<DC$ . Although it means keeping constant the width of face of maintaining [ 4 ]  $DL(B)+DR(B)=2\times DC$ , i.e., a transparence pixel electrode, in Pixel RGB, this is for controlling a vertical cross talk, without reducing a numerical aperture.

[0052] However, generally, the die length of DC will be set as the mask alignment margin threshold value 16 (it is described as Following DK) in many cases, and  $DR(B)<DK(B)$ , i.e., DR, will be set from  $DC=DK$  below to the threshold value of a mask alignment margin with the above-mentioned configuration.

[0053] Possibility that the pattern of DR(B)  $<04$ , i.e., a transparence pixel electrode, and the pattern of sow surra in 18a for pixel R overlap in part through the insulator layer 12 for passivation as a result arises. If it becomes such, the volume load to sow surra in 18a for pixel R will become large beyond the need, or possibility that the defect by short circuit with the transparence pixel electrode 4 and sow surra in 18a for pixel R will occur will become high, and it will become a problem.

[0054] So, with the gestalt of this operation, it considers as the configuration set to  $DR(B)=DC$ . Since it is set to  $DR(B)=DK$ , namely, the threshold value of a mask alignment margin at least is maintained if [ here ]  $DC=DK$ , the above problems are solvable. However, although there is a fault that it is set to  $DL(B)+DR(B)<2\times DC$  in this case, and a numerical aperture becomes small a little from Pixel R and Pixel G, it can minimize.

[0055] (Gestalt 6 of operation) The gestalt 6 of the operation in this invention is described. The explanatory view for explaining the gestalt 6 of operation is shown in drawing 11. drawing 11 compares the configuration of the pixel of two fixed distance partition \*\*\*\* in the horizontal direction of the image display section, and is comparing about Pixel B especially here.

[0056] Moreover, as a configuration of Pixel B, as fundamentally shown in the gestalt 3 of operation, a

configuration which fills relation  $DL(B) > DR(B)$  Unrelated shall be taken.

[0057] In drawing 11 (a) and (b), the pixel X shown in (a) is made into the thing of the Gaea truck in 5 which exists in feed one end more more relatively than the pixel Y shown in (b). Since it runs and the phenomenon which happens in case a gate pulse turns off by becoming blunt in a large-sized highly minute liquid crystal display component as a gate pulse wave approaches a last train edge and which is called, and the phenomenon called a recharge to coincidence happen, In order that it may have been a problem that DC offset voltage occurs in the direction parallel to the Gaea truck in 5, and a flicker occurs by this in recent years and it may solve this, the technique called capacity dip amendment is used.

[0058] This specifically divides the image display section into two or more fields to the die length direction of said Gaea truck in , and is [ said storage capacitance ( Following Cst and description ) and ] said gate electrode for every field . - It is the approach of run by set a ratio with said pixel interelectrode capacity ( Following Cgd and description ) as a different value , and form it , enlarge the electrical potential difference as it goes to a last train edge , and compensate the effect of a recharge .

[0059] general -- running -- an electrical potential difference (Following Vts and description) -- liquid crystal capacity -- the ON state voltage of Clc and a gate pulse -- Vgh -- if OFF state voltage is similarly set to Vgl, it can be described as  $Vts = (Cgd/Ctot) \times (Vgh - Vgl)$ . Here, it is considering as  $Ctot = Clc + Cst + Cgd$ . From this formula, it turns out that there are an approach of changing Cst as an approach of changing Vts, and a method of changing Cgd, and is used actually. Ctot must be the sum of all the capacity linked to the transparence pixel electrode 4, therefore can also express Csd as  $Ctot = Clc + Cst + Cgd + Csd$  strictly here.

[0060] Generally, since Csd serves as a very small value, it has usually disregarded Csd. When  $DR(B)$  is made smaller than usual like  $DL(B) > DR(B)$ , Csd2 (B) serves as a rapidly big value, and it becomes impossible however, to disregard it. At this time, it becomes possible also by changing Csd to perform capacity dip amendment.

[0061] In drawing 11 (a), between this stage sow surra in-transparence pixel inter-electrode distance 36a (it is described as Following DL (X)) in Pixel X, and next step sow surra in-transparence pixel inter-electrode distance 37a (it is described as Following DR (X)) in Pixel X Relation  $DL(X) > DR(X)$  Unrelated is filled. Similarly in drawing 11 (b), between this stage sow surra in-transparence pixel inter-electrode distance 36b (it is described as Following DL (Y)) in Pixel Y, and next step sow surra in-transparence pixel inter-electrode distance 37b (it is described as Following DR (Y)) in Pixel Y Relation  $DL(Y) > DR(Y)$  Unrelated is filled.

[0062] DL (X) and DL (Y) are set as the minimum die length which controls a vertical cross talk, and they are between different pixels and it is necessary to make them equal here. That is, it is referred to as  $DL(X) = DL(Y)$ .

[0063] On the other hand, DR (X) and DR (Y) are set as a value which is different in order to carry out capacity dip amendment. Since the pixel Y runs from Pixel X and it must enlarge an electrical potential difference, the value of Csd is small, namely, it is necessary to enlarge DR (Y). Therefore, it is considering as  $DR(X) < DR(Y)$ .

[0064] If it does in this way, although the area of the transparence pixel electrode 4 is considered that a numerical aperture becomes low apparently since the direction of Pixel Y becomes smaller than Pixel X Since the black matrix pattern 38 has covered the pattern edge of the transparence pixel electrode 4 actually, Since the numerical aperture is prescribed by the edge of the black matrix pattern 38, when this approach is used, it turns out that the advantage that capacity dip amendment can be performed without changing a numerical aperture arises.

---

[Translation done.]

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☒ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**